Fonaments d'informàtica

Grau en Enginyeria de Telecomunicació

4- Introducció al disseny lògic

Marta Prim

(Marta.Prim@uab.cat)

Departament de Microelectrònica i Sistemes Electrònics
Universitat Autònoma de Barcelona

Escola d'Enginyeria

Índex

- **4.1 Conceptes bàsics**
- **4.2 Àlgebra de Boole**
- **4.3 Funcions lògiques**
  - Definicions
  - Formes canòniques
- **4.4 Circuits combinacionals**
  - Introducció
  - Portes lògiques
  - Anàlisi de circuits combinacionals
  - Síntesi de circuits combinacionals
  - Mòduls combinacionals
    - Sumador binari
    - Comparadors
    - Codificadors
    - Decodificadors/demultiplexors
    - Multiplexors
    - Dispositius lògics programables
    - ALU
- **4.5 Circuits seqüencials**
  - Introducció
  - Elements de memòria
  - Anàlisi i *síntesi* de circuits seqüencials
  - Mòduls seqüencials
    - Registres de desplaçament
    - Comptadors
- **4.6 Memòries**
  - Memòria RAM
  - Memòries d'accés seqüencial

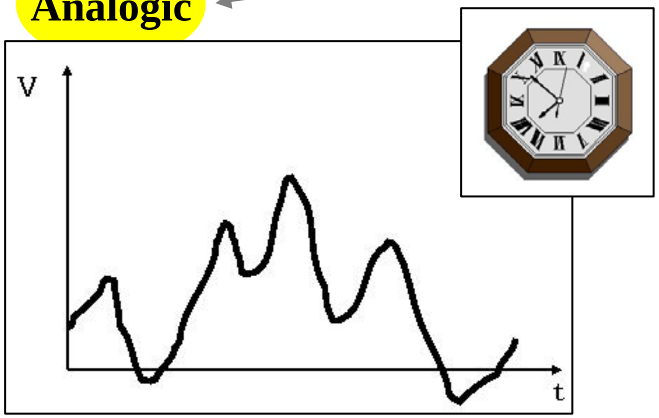
Bibliografia

- **García Zubía, Javier; Angulo, Ignacio; Angulo, José Ma;** *Sistemas Digitales y Tecnología de Computadores*, **Thomson; 2e; 2007.**
- **Wakerly, J.F.;** *Diseño Digital: Principios y Prácticas*, **3ª Edición. Prentice-Hall, 2006.**
- **Nelson, V.P.; Troy, H; Carroll, B; David, J;** *Análisis y Diseño de Circuitos Lógicos Digitales*, **Prentice-Hall, Englewood Cliffs, NJ, 1996.**
- **Floyd, T.L.;** *Fundamentos de Sistemas Digitales*. **Prentice-Hall, 9e, Madrid, 2006.**
- **Prieto, A; Lloris, A; Torres, J. C.;** *Introducción a la Informática*, **McGraw-Hill; 4e; 2006.**
- **Oliver, J; Ferrer, C.;** *Diseño de Sistemas Digitales: introducción práctica*, **UAB, 1998.**
- **Baena, C.; Bellido, M. J.; Molina, A. J.; Parra, M.; Valencia, M.;** *Problemas de circuitos y sistemas digitales*, **McGraw-Hill, 1997.**
- **García Zubía, J.;** *Problemas resueltos de Electrónica Digital*. **Thomson, Madrid, 2003.**

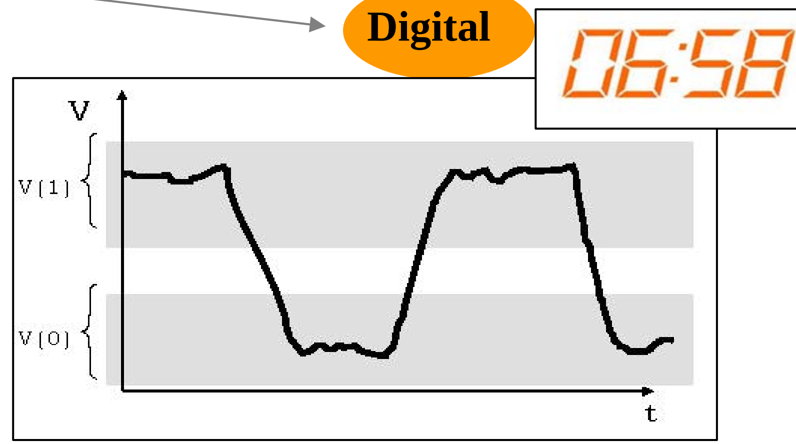
4.1 Conceptes bàsics

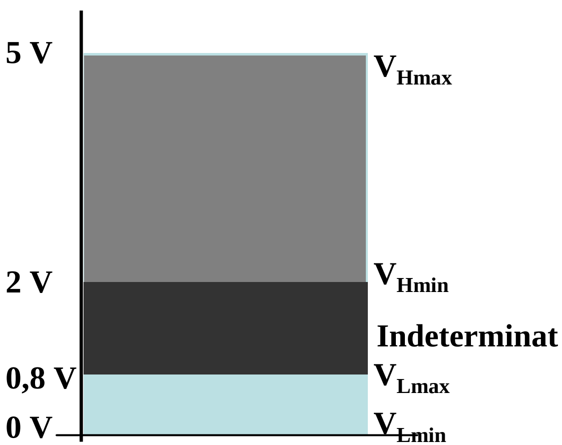
Sistema (circuits electrònics)

Analògic



Digital





- **Sistema Digital**: és aquell que processa i comunica informació de tipus digital (0,1) o (L,H)

4.2 Àlgebra de Boole (1)

- George Boole (1860) va desenvolupar una Àlgebra en la que els valors de A i B només podien ser "verdader" o "fals" (1 o 0). S'anomena Àlgebra de Boole i s'utilitza en Electrònica Digital.

- L'**àlgebra de Boole bivalente** està definida sobre un conjunt amb dos elements **B = {0, 1}** i les operacions suma lògica **+ (OR),** producte lògic **• (AND)** i complement **' (NOT)**.

Boole (1815-1864)

A	B	OR
0	0	**0**
0	1	**1**
1	0	**1**
1	1	**1**

A	B	AND
0	0	**0**
0	1	**0**
1	0	**0**
1	1	**1**

A	NOT
0	**1**
1	**0**

Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.2 Àlgebra de Boole (2)

- Sigui B={0,1} un conjunt, amb dues operacions binàries (●,+) i una operació unitària (‘), aleshores direm que la estructura [S,*,+,’,0,1] és un àlgebra booleana o àlgebra de commutació, si verifica els següents axiomes:

  - **A1: Llei commutativa**

$$a+b=b+a$$
$$a*b=b*a$$

  - **A2: Llei distributiva**

$$a*(b+c)=a*b+a*c$$
$$a+(b*c)=(a+b)*(a+c)$$

  - **A3: Element neutre**

$$a+0=a$$
$$a*1=a$$
$$\text{on } 0,1\in S$$

  - **A4: Existència del complementari**

$$\forall \overline{a}\in S$$
$$a+\overline{a}=1$$
$$a*\overline{a}=0$$

4.2 Àlgebra de Boole (3)

Per tota àlgebra de Boole *[S,*,+,’,0,1]* , es compleixen les propietats:

- **P1: Principi de dualitat**

  Cada propietat expressada en els termes de *, + , 0 , 1 li correspon una propietat similar expressada en els termes de + , * , 1 , 0

- **P2: Unicitat de complementari**

  $$\forall a \in S$$
  $$\exists \overline{a} \in S$$

- **P3: Complementari dels neutres**

  $$\forall 0,1 \in S \Rightarrow \overline{0} = 1, \overline{1} = 0$$

- **P4: Llei de la idempotència**

  $$\forall a \in S,$$
  $$a + a = a$$
  $$a * a = a$$

- **P5: Llei de frontera**

  $$\forall a \in S,$$
  $$a + 1 = 1$$
  $$a * 0 = 0$$

Joan Oliver / Marta Prim

Dpt de Microelectrònica i Sistemes Electrònics

4.2 Àlgebra de Boole (4)

Per tota àlgebra de Boole *[S,*,+,’,0,1]* , es compleixen les propietats:

- **P6: Llei de l’absorció**

$$\forall a,b \in S,$$
$$a + a * b = a$$
$$a * (a + b) = a$$

- **P7: Llei d’eliminació**

$$\forall a,b \in S,$$
$$a + \overline{a} * b = a + b$$
$$a * (\overline{a} + b) = a * b$$

- **P8: Llei associativa**

$$(a + b) + c = a + (b + c)$$
$$(a * b) * c = a * (b * c)$$

- **P9: Lleis de DeMorgan**

$$\forall a,b \in S,$$
$$\overline{a + b} = \overline{a} * \overline{b}$$
$$\overline{a * b} = \overline{a} + \overline{b}$$

- **P10: Generalització de les Lleis de DeMorgan**

$$\overline{(a + b + ... + n)} = \overline{a} * \overline{b} * ... * \overline{n}$$
$$\overline{(a * b * .... * n)} = \overline{a} + \overline{b} + ... + \overline{n}$$

Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.3 Funcions lògiques (1)

Definicions

- **Funcions booleanes o de commutació**
  - Una funció booleana de n variables $f(x_{n-1},....,x_1,x_0)$ és una transformació del conjunt $\{0,1\}^n$ al conjunt $\{0,1\}$ tal que $f:\{0,1\}^n \rightarrow \{0,1\}$.
- **Taula de veritat**
  - Tota funció lògica es pot representar mitjançant una taula de veritat.

A	B	C	F(A,B,C)
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Joan Oliver / Marta Prim

Dpt de Microelectrònica i Sistemes Electrònics

4.3 Funcions lògiques (2)

Formes canòniques

- Una funció lògica es pot expressar mitjançant diferents expressions lògiques, Les expressions normalitzades o formes canòniques són:

- **Minterms**: és un producte de *n* variables on cada variable apareix només un cop i s'associa **1 a cada variable no complementada** i un **0 a les complementades**; representa els 1's de la funció lògica.

$$F(A,B,C) = \overline{A}\cdot B\cdot\overline{C} + \overline{A}\cdot B\cdot C + A\cdot B\cdot\overline{C} + A\cdot B\cdot C$$

$$F(A,B,C) = m_2 + m_3 + m_6 + m_7 = \sum m(2,3,6,7)$$

- **Maxtems**: és un suma de *n* variables on cada variable apareix només un cop i s'associa un 0 a cada variable no complementada i un 1 a les complementades; representa els 0's de la funció lògica

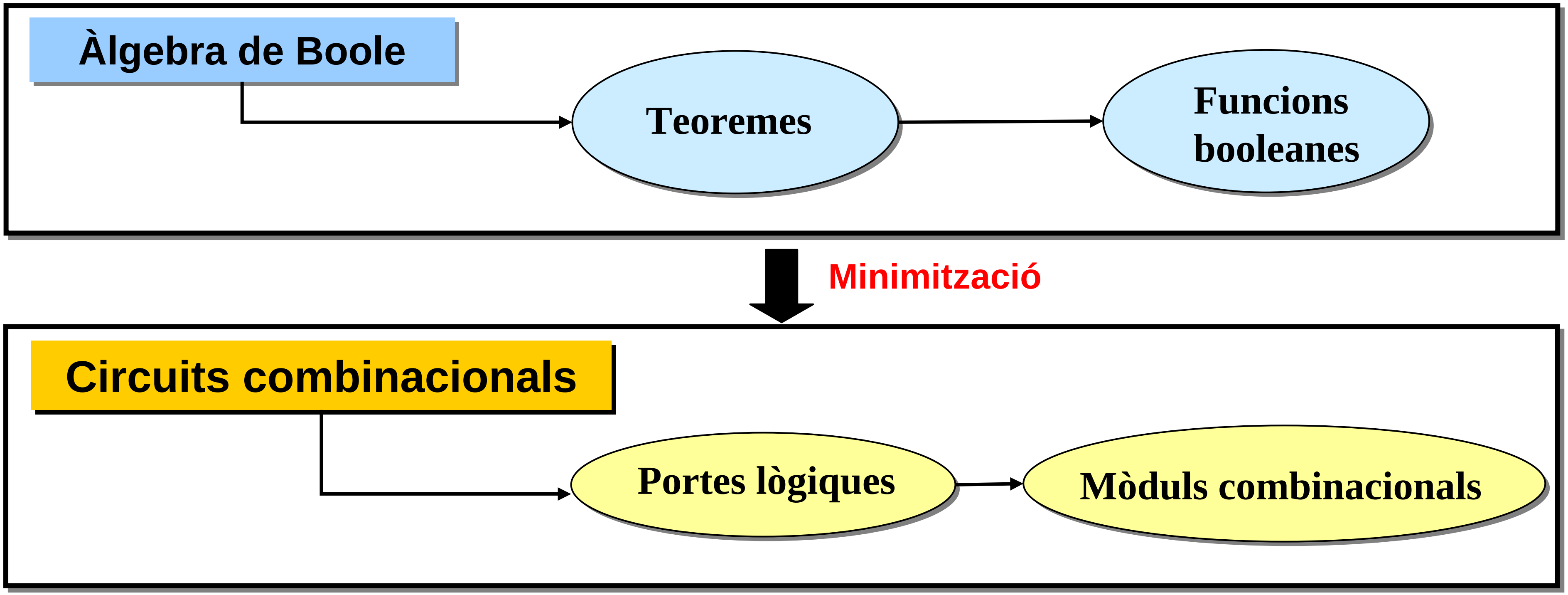
$$F(A,B,C) = (A+B+C)\cdot(A+B+\overline{C})\cdot(\overline{A}+B+C)\cdot(\overline{A}+B+\overline{C})$$

$$F(A,B,C) = M_0\cdot M_1\cdot M_4\cdot M_5 = \prod M(0,1,4,5)$$

Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.4 Circuits combinacionals (1)

Introducció



- Un circuit combinacional és aquell que el valor de les variables de sortida depèn únicament del que prenen en aquest moment les variables d'entrada.

4.4 Circuits combinacionals (2)

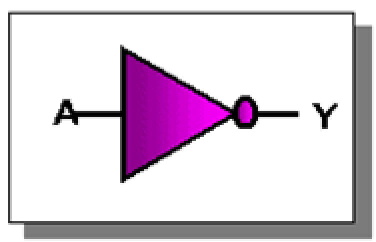
Portes lògiques

- La implementació de funcions lògiques es realitza mitjançant dispositius electrònics denominats **portes lògiques** (o digitals).
- Una **porta lògica** és un mòdul combinacional que implementa una funció booleana simple.

NOT: negació o complement

A	NOT
0	1
1	0

NOT(A)=$\overline{A}$

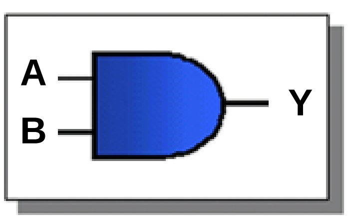


4.4 Circuits combinacionals (3)

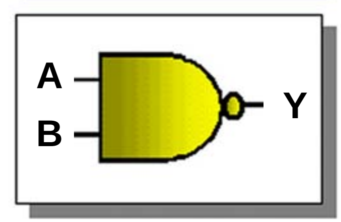
Portes lògiques

AND: multiplicació lògica	NAND: negació de la multiplicació lògica

A	B	AND
0	0	0
0	1	0
1	0	0
1	1	1
AND(A,B)= A*B		



A	B	NAND
0	0	1
0	1	1
1	0	1
1	1	0
NAND(A,B)= $\overline{A*B}$		



Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.4 Circuits combinacionals (4)

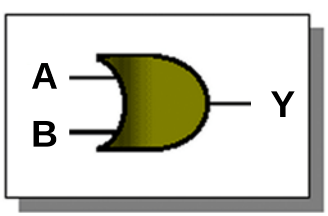
Portes lògiques

OR: suma lògica	NOR: negació de la suma lògica

OR: suma lògica

A	B	OR
0	0	0
0	1	1
1	0	1
1	1	1

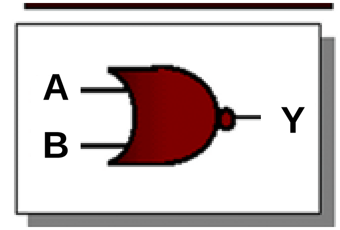
OR(A,B)= A+B



NOR: negació de la suma lògica

A	B	NOR
0	0	1
0	1	0
1	0	0
1	1	0

NOR(A,B)= $\overline{A+B}$



4.4 Circuits combinacionals (5)

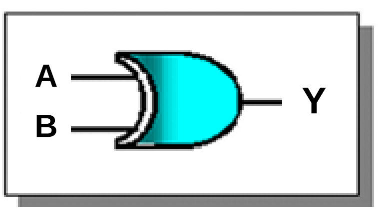
Portes lògiques

- Es formen mitjançant la combinació d'altres portes bàsiques

XOR: OR-exclusiva

A	B	XOR
0	0	0
0	1	1
1	0	1
1	1	0

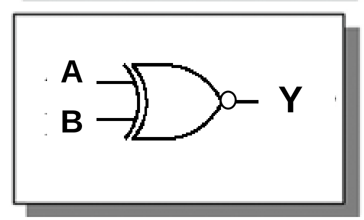
XOR(A,B)= A⊕B



XNOR: negació de la OR-exclusiva

A	B	XNOR
0	0	1
0	1	0
1	0	0
1	1	1

XOR(A,B)= A⊗B



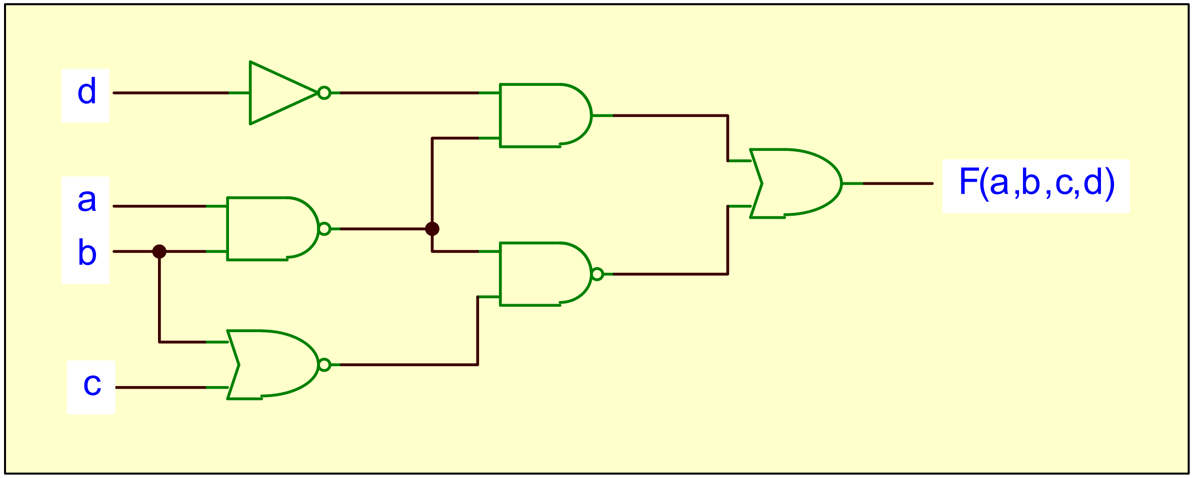
Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

Anàlisi

- Anàlisi: Obtenir les expressions que relacionen les entrades amb les sortides del circuit i determinar el comportament del circuit

  – **Mètode algebraic**

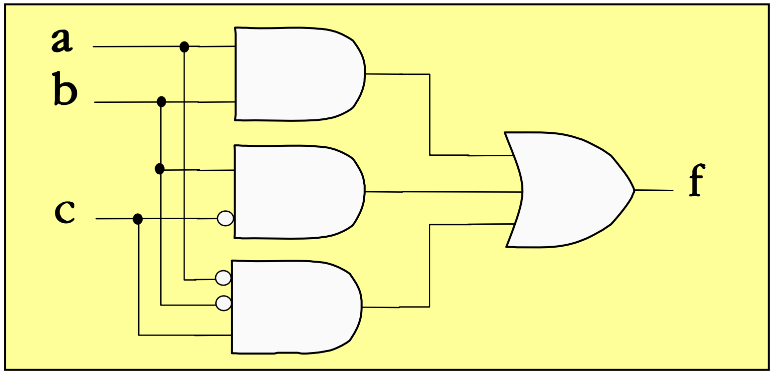
  – **Mètode de la taula de la veritat**



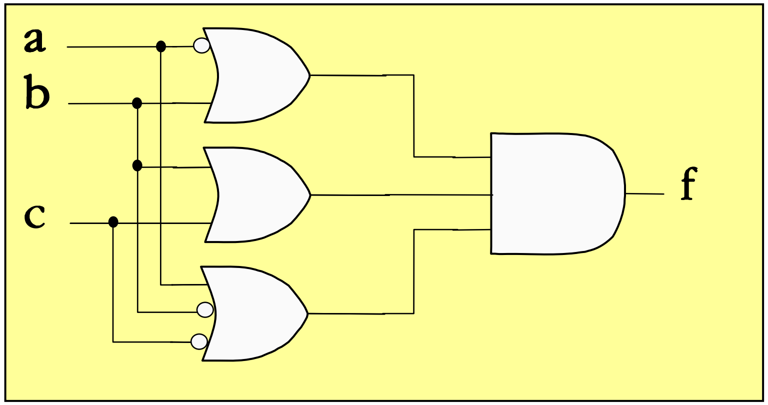
4.4 Circuits combinacionals (7)

Anàlisi

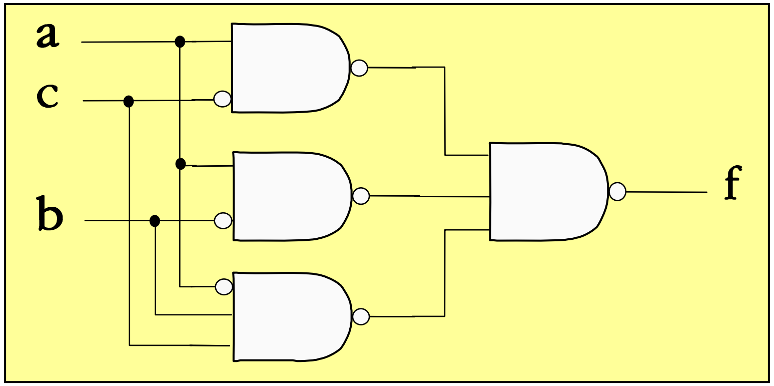
- Qualsevol circuit es pot realitzar en dos nivells de portes
- **AND-OR:** Representa la suma de productes



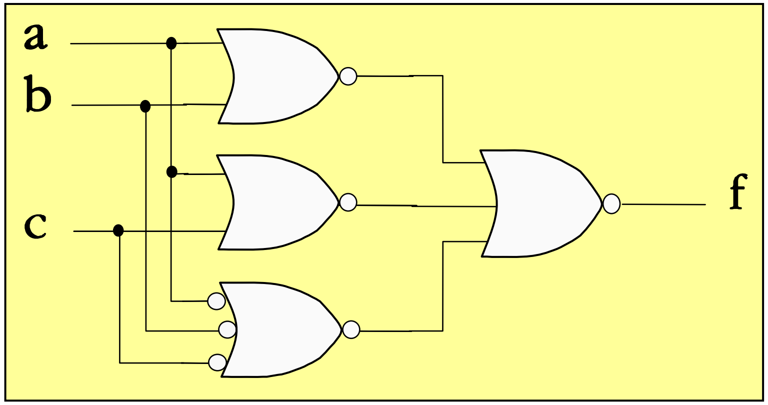
- **OR-AND:** Representa els productes de sumes



- **NAND-NAND:** Representa la suma de productes



- **NOR-NOR:** Representa els productes de sumes



4.4 Circuits combinacionals (9)

Síntesi

- Passos a seguir:
  - Determinar quines són les entrades i les sortides, a partir de les especificacions donades
  - Codificar la informació d'entrada i de sortida, en cas de que sigui necessari
  - Obtenir la relació funcional entre les entrades i les sortides
  - Expressar aquesta relació funcional en taula de veritat
  - S'obtenen les expressions booleanes mínimes que representen a les funcions booleanes: http://karnaugh.shuriksoft.com
  - Implementar mitjançant portes lògiques la funció mínima obtinguda
- **Exemple:** Dissenyar un circuit combinacional amb el menor nombre de portes lògiques que tingui per entrada una xifra decimal (del 1 al 9) codificada en binari (BCD) i que detecti a la seva sortida els múltiples de 2.

4.4 Circuits combinacionals (10)

Mòduls combinacionals

- **Sumador binario**

  Les regles bàsiques de la suma binària són

  0 + 0 = 0

  0 + 1 = 1

  1 + 0 = 1

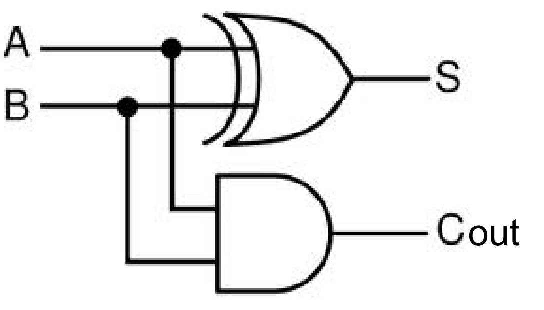
  1 + 1 = 10

Semi- sumador: admet dos dígits binaris en les seves entrades i genera dos dígits binaris a les seves sortides: un bit de suma i un bit de carry

a	*b*	*S*	*Cout*
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S(a,b) = \overline{a}b + a\overline{b} = a \oplus b$$

$$Cout = ab$$



Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.4 Circuits combinacionals (11)

Mòduls combinacionals

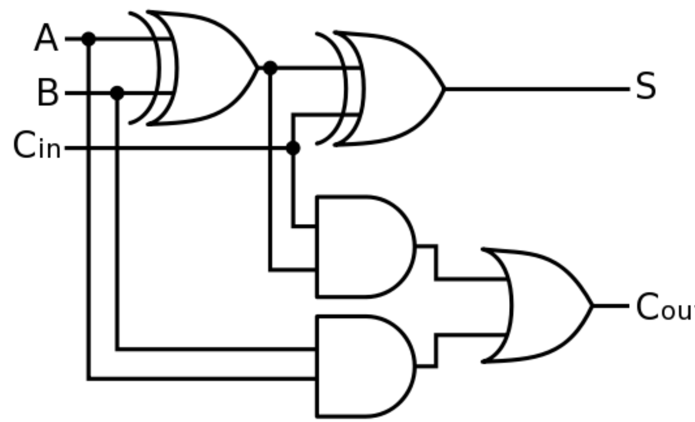
Sumador complet: admet dos bits d’entrada i un carry d’entrada i genera dos dígits binaris a les seves sortides: un bit de suma i un bit de carry

a	b	c_{in}	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

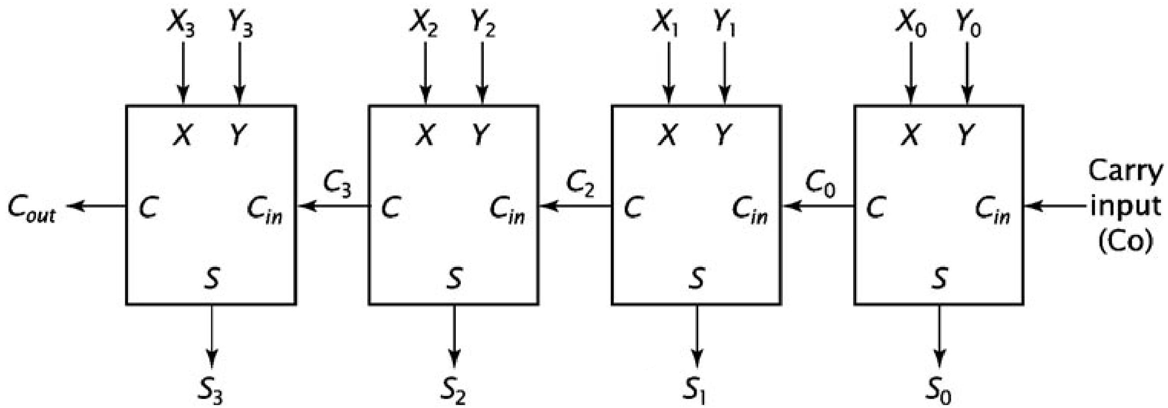
$$S(a,b,c_{in}) = \bar{a}\,\bar{b}c_{in} + \bar{a}b\overline{c_{in}} + a\bar{b}\,\overline{c_{in}} + abc_{in} =$$

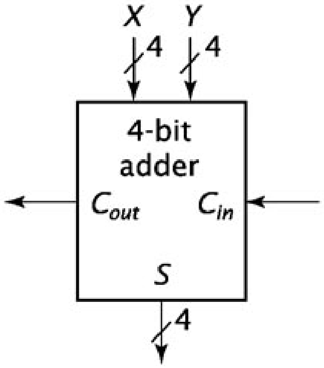
$$= a \oplus b \oplus c_{in}$$

$$Cout = ab + bc_{in} + ac_{in}$$



Sumador binari en paral·lel: es connecten dos o més sumadors complets.





4.4 Circuits combinacionals (13)

Mòduls combinacionals

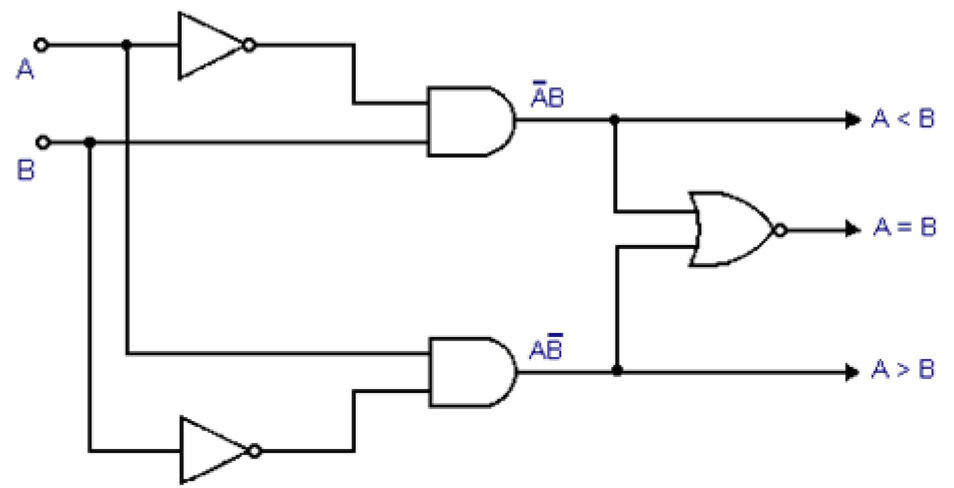
Comparadors: la funció bàsica consisteix en comparar les magnituds de dos quantitats binàries per determinar la seva relació: A = B, A > B i A < B.

A	*B*	*A<B*	*A=B*	*A>B*
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

$$\left(A<B\right)=\overline{A}B$$

$$\left(A=B\right)=\overline{\overline{A}B+A\overline{B}}=A\otimes B$$

$$\left(A>B\right)=A\overline{B}$$



Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

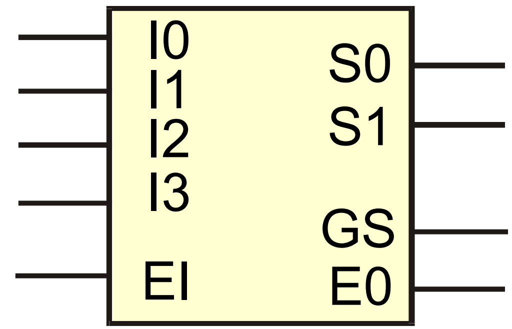
4.4 Circuits combinacionals (14)

Mòduls combinacionals

Codificadors: És un circuit combinacional amb **2^n** línies d'entrada i **n** línies de sortida, de tal forma que ***les n línies de sortida presenten el codi binari de la línia d'entrada activada en aquest moment.***

Ex: codificador de 4 entrades (Cod 4 a 2):

EI	*I3*	*I2*	*I1*	*I0*	*S1*	*S0*	*EO*	*GS*
0	X	X	X	X	0	0	1	0
1	0	0	0	1	0	0	0	1
1	0	0	1	0	0	1	0	1
1	0	1	0	0	1	0	0	1
1	1	0	0	0	1	1	0	1

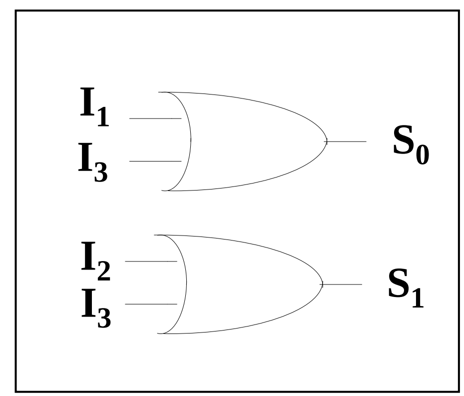


$$S1 = (I3 + I2)EI$$

$$S0 = (I3 + I1)EI$$

$$EO = \overline{EI}$$

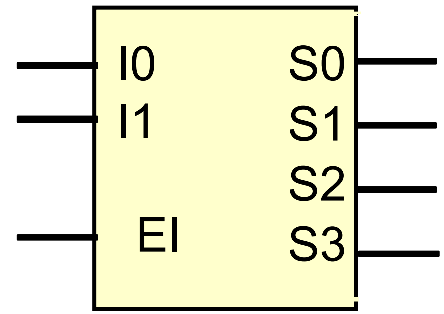
$$GS = (I3 + I2 + I1 + I0)EI$$



4.4 Circuits combinacionals (15)

Mòduls combinacionals

Decodificadors/Demultiplexors: És un circuit combinacional amb **n** línies d'entrada i **2^n** línies de sortida, de tal forma que ***cadascuna de les 2^n possibles configuracions d'entrada, activa única i exclusivament una línia de sortida.***



Ex: Decodificador de 2 entrades (Dec 2 a 4):

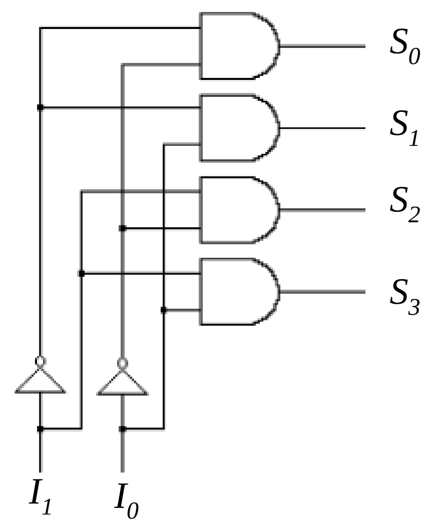
EI	I_1	I_0	S_3	S_2	S_1	S_0
0	X	X	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

$$S_0 = \overline{I_1}\,\overline{I_0}EI$$

$$S_1 = \overline{I_1}\,I_0EI$$

$$S_2 = I_1\,\overline{I_0}EI$$

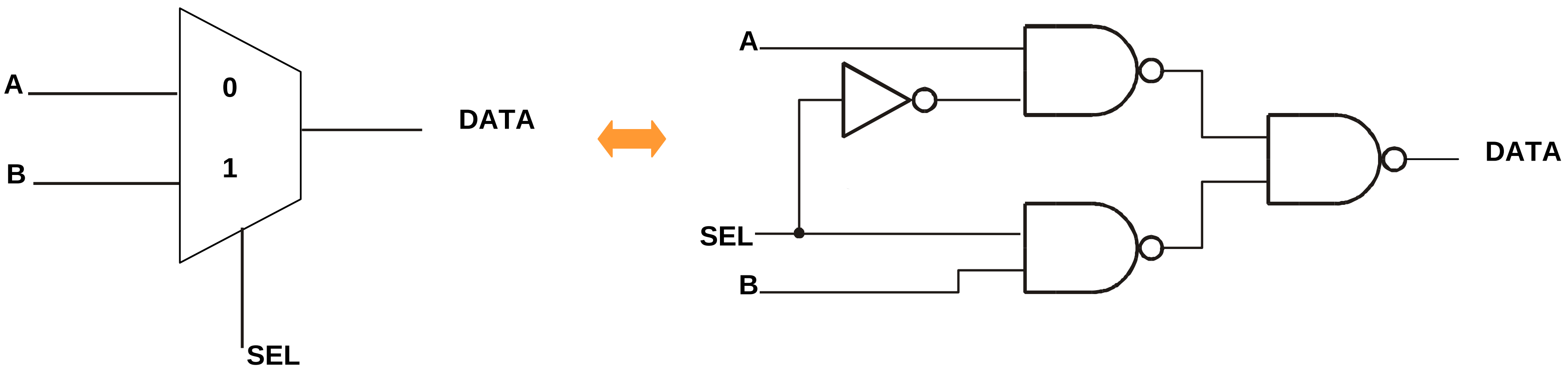
$$S_3 = I_1\,I_0EI$$



Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

Multiplexors: És un selector de dades, on un conjunt de línies de selecció de dades permeten commutar una sèrie de línies d'entrada cap a una única sortida:

– Materialització d'un multiplexor d'ordre 1 (**MUX1**)



– Materialització d'un multiplexor d'ordre 2 (MUX2)

$$Y=\sum_{i=0}^{3} D_i m_i(S) = D_0 m_0 + D_1 m_1 + D_2 m_2 + D_3 m_3 =$$

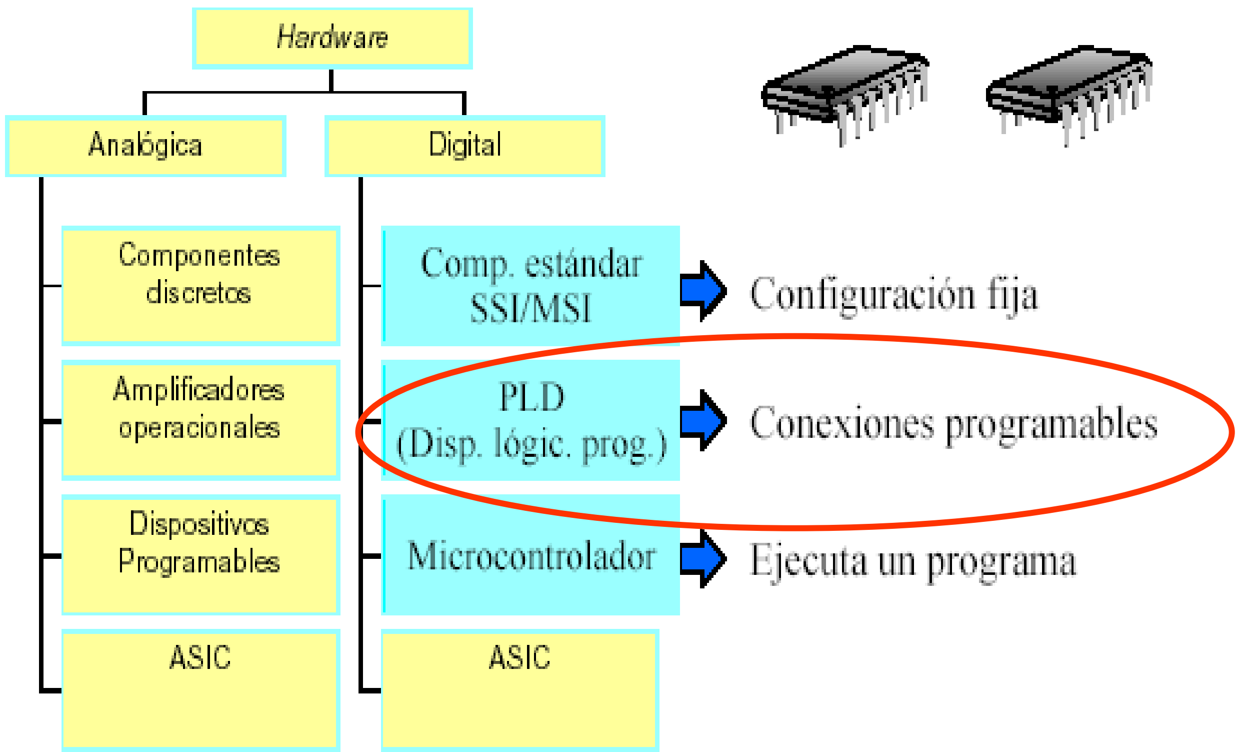
$$= D_0 \overline{S_1}\,\overline{S_0} + D_1 \overline{S_1}\,S_0 + D_2 S_1 \overline{S_0} + D_3 S_1 S_0$$

4.4 Circuits combinacionals (17)

Mòduls combinacionals: PLD

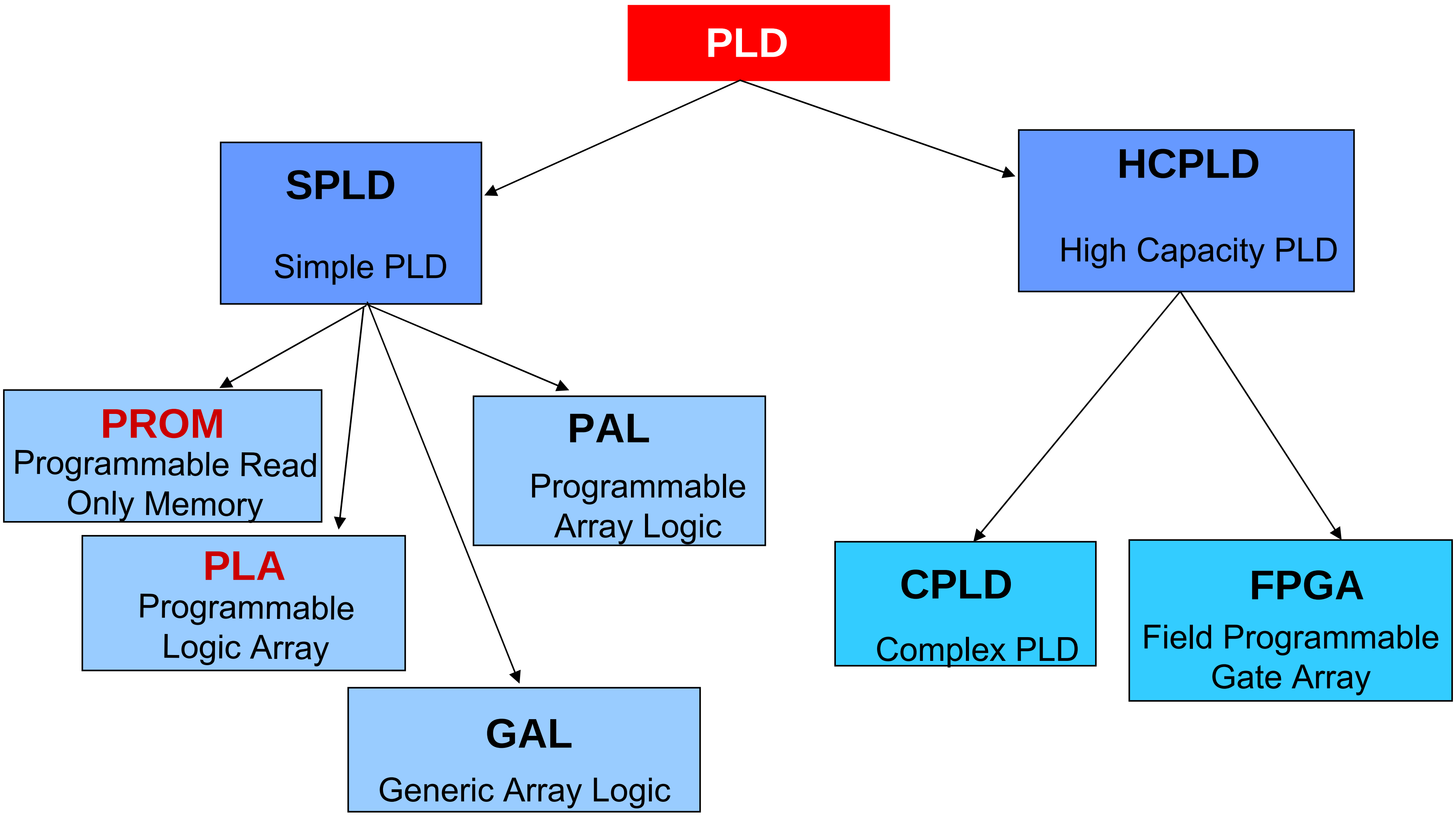
PLD *(dispositiu lògic programable)* és un xip LSI/VLSI que:

- conté dues matrius programables o no: **una matriu de portes AND** i **una matriu de portes OR**
- el dissenyador ho configura per a que realitzi una funció digital determinada
- es configura mitjançant la programació de les seves connexions
- components disponibles comercialment



4.4 Circuits combinacionals (18)

Mòduls combinacionals: Classificació PLD



Joan Oliver / Marta Prim
Dpt de Microelectrònica i Sistemes Electrònics

4.4 Circuits combinacionals (19)

Mòduls combinacionals: PLD (ROM)

Memòria ROM:

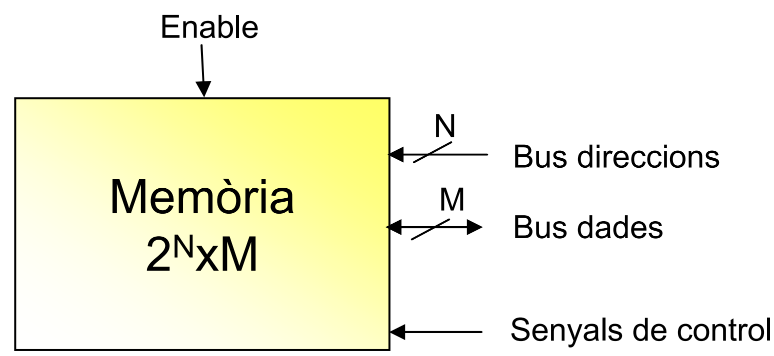
- No volàtils
- Accés aleatori
- Operació de només lectura
- Bipolars o MOS

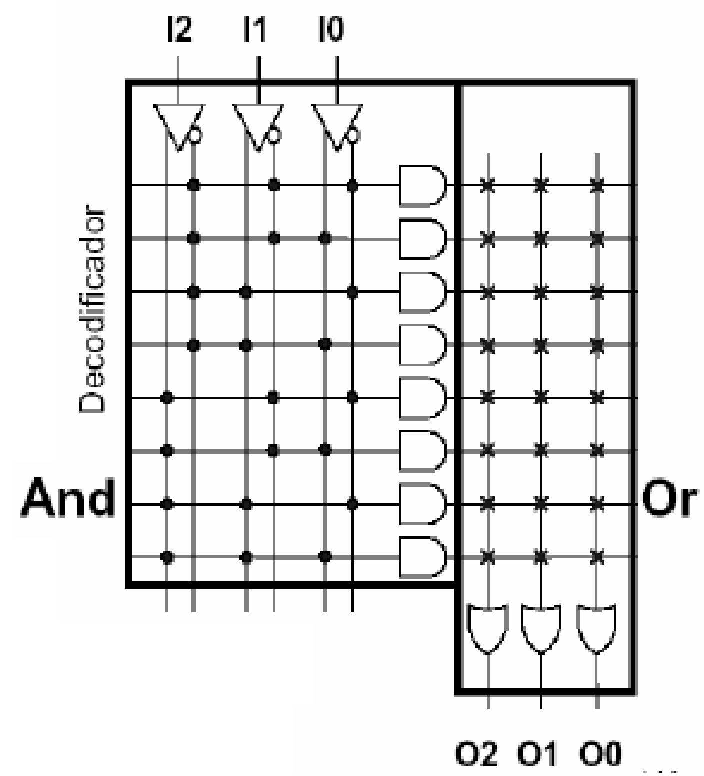
- Tipus:
  - ROM de màscara: programada durant la fabricació
  - **PROM: programables per l'usuari una única vegada**
  - EPROM: reprogramables i esborrables per radiació UV
  - EEPROM: reprogramables i esborrables elèctricament permeten un esborrat selectiu per posicions
  - Flash: EEPROM d'accés més ràpid esborrat simultani de tota la memòria

4.4 Circuits combinacionals (20)

Mòduls combinacionals: PLD (PROM)

Memòria PROM: Matriu AND fixa i la matriu OR programable



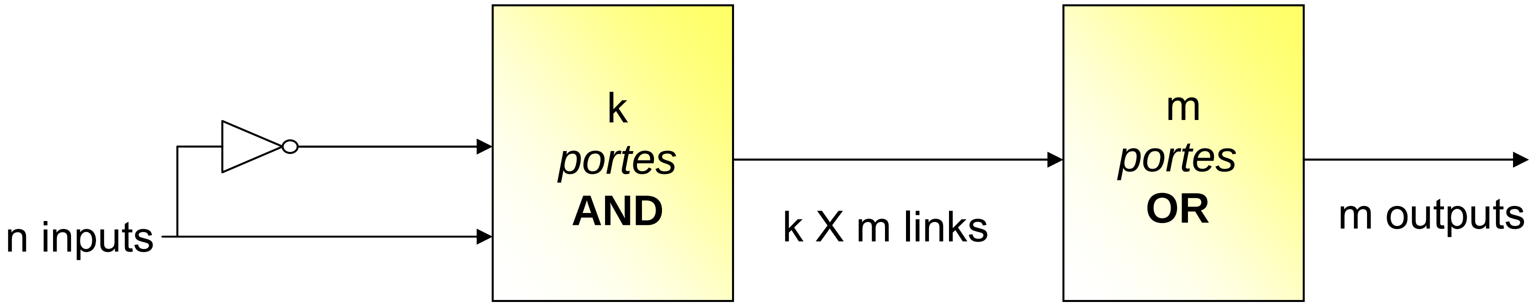


- **Direcció:** N bits; **Paraules de sortida**: M bits
- PROM consta 2 ^{N} paraules de M bits cadascuna
- Els bits d'entrada seleccionen la paraula que estarà disponible a les línies de sortida.

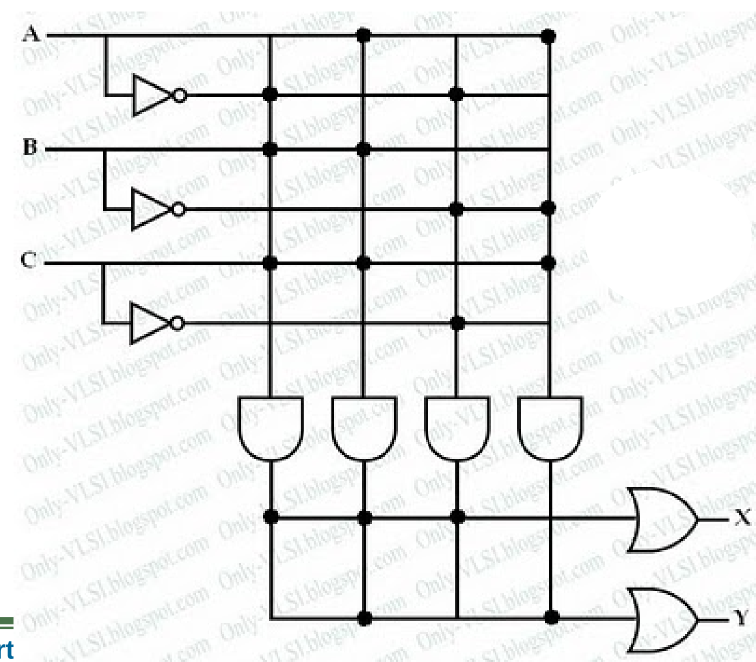
4.4 Circuits combinacionals (21)

Mòduls combinacionals: PLD (PLA)

PLA (Programmable Logic Array): **Matriu AND i la matriu OR programables**



- Genera la suma de productes
- Implementació de funcions simples

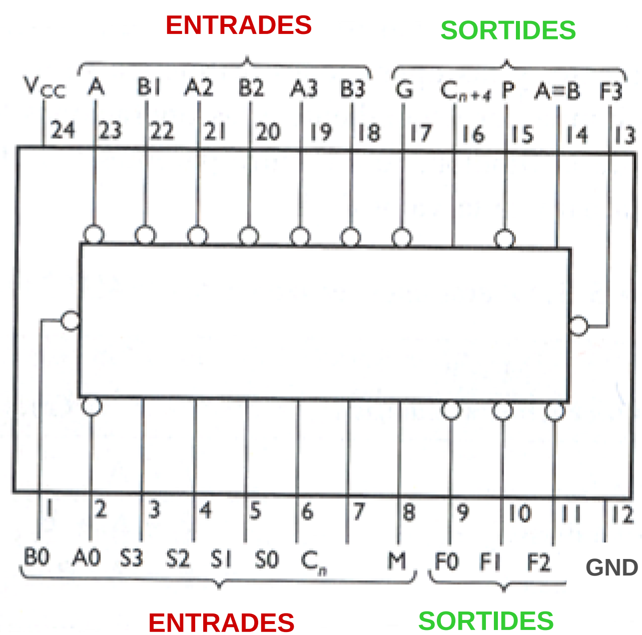


4.4 Circuits combinacionals (22)

Mòduls combinacionals: ALU

ALU (Aritmetic and Logic Unit): és un sistema combinacional amb 2n + p entrades de dades, m entrades de control, n + p sortides de dades, i q sortides auxiliars, dissenyat per a poder realitzar determinades operacions aritmètiques o lògiques amb les entrades de dades, depenen de les entrades de control.

$S_3\ S_2\ S_1\ S_0$	M = 0 Operación aritmética	M = 1 Operación lógica	
0000	F = A más C_n	$F_i = \bar{A}_i$	(f_{12})
0001	F = (A + B) más C_n	$F_i = A_i + \bar{B}_i$	(f_{14})
0010	F = (A + $\bar{B}$) más C_n	$F_i = \bar{A}_i \cdot B_i$	(f_4)
0011	F = −1 más C_n	$F_i = 0$	(f_0)
0100	F = A más (A · $\bar{B}$) más C_n	$F_i = \bar{A}_i \cdot \bar{B}_i$	(f_8)
0101	F = (A + B) más (A · $\bar{B}$) más C_n	$F_i = \bar{B}_i$	(f_{10})
0110	F = A menos B menos 1 más C_n	$F_i = A_i \cdot \bar{B}_i + = \bar{A}_i \cdot B_i$	(f_6)
0111	F = (A · $\bar{B}$) menos 1 más C_n	$F_i = A_i \cdot \bar{B}_i$	(f_2)
1000	F = A más (A · B) más C_n	$F_i = \bar{A}_i \cdot B_i$	(f_{13})
1001	F = A más B más C_n	$F_i = A_i \cdot B_i + = \bar{A}_i \cdot \bar{B}_i$	(f_9)
1010	F = (A + $\bar{B}$) más (A · B) más C_n	$F_i = B_i$	(f_5)
1011	F = (A · B) menos 1 más C_i	$F_i = A_i \cdot B_i$	(f_1)
1100	F = A más A más C_n	$F_i = 1$	(f_{15})
1101	F = (A + B) más A más C_i	$F_i = A_i + \bar{B}_i$	(f_{11})
1110	F = (A + $\bar{B}$) más A más C_n	$F_i = A_i + B_i$	(f_7)
1111	F = A menos 1 más C_n	$F_i = A_i$	(f_3)



http://tams-www.informatik.uni-hamburg.de/applets/hades/webdemos/20-arithmetic/50-74181/demo-74181-ALU.html