



CYPRESS

Connecting From Last Mile to First Mile.™

# Document annex a la práctica 2.



PERSONAL

ACCESS

ENTERPRISE

METRO

CORE

# Procediment a seguir

- **Determinar les necessitats del sistema**
- **Escollir els mòduls a fer servir**
- **Ubicar-los adequadament**
- **Seleccionar els paràmetres globals i dels mòduls**
- **Definir el pin-out del dispositiu**
- **Generar l'aplicació**
- **Revisar el programa per si hi ha error**
- **Fer proves**

# Necessitats del projecte

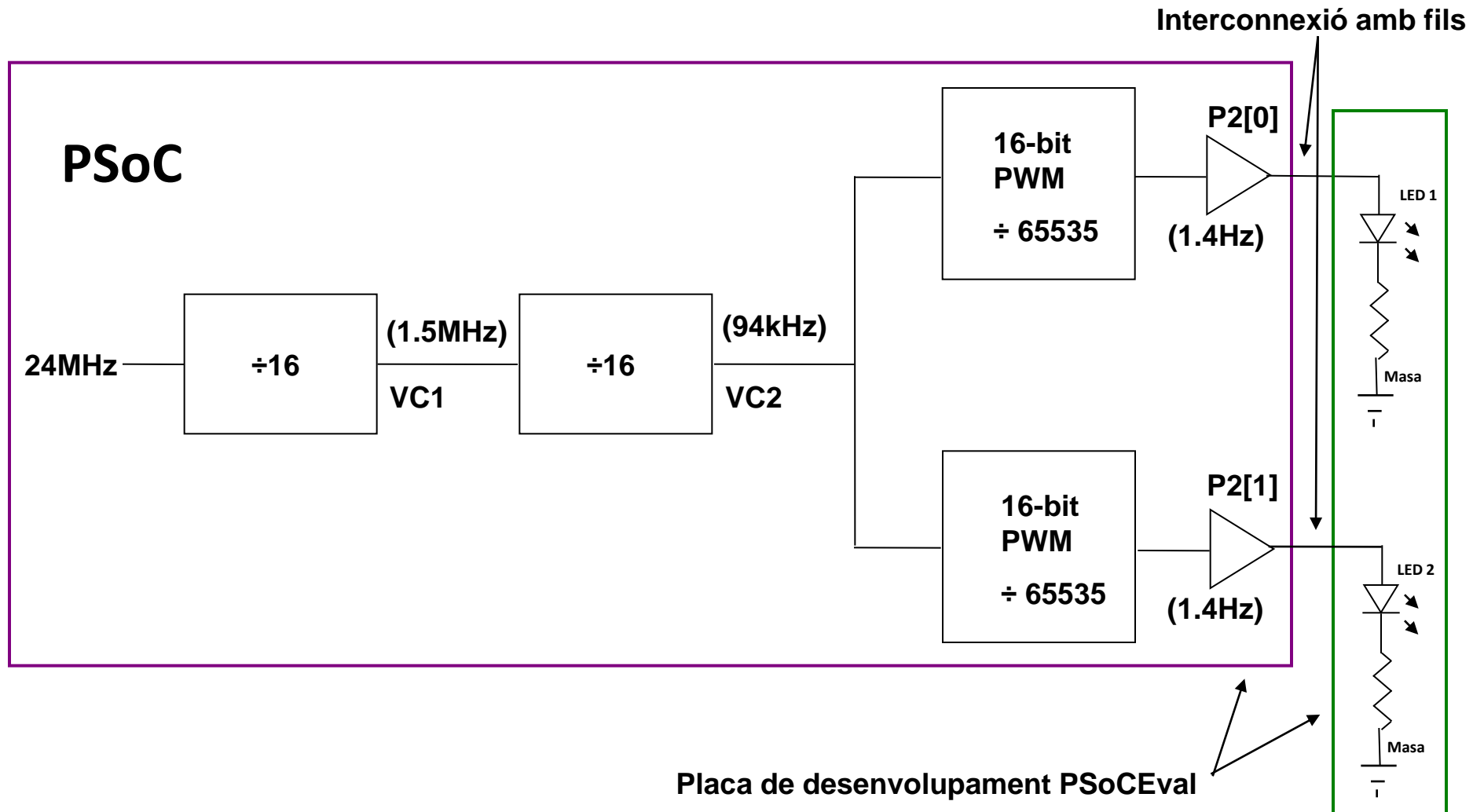
**Fer parpellejar dos leds a 2Hz, amb un duty cycle del 40% i el 20%.**

**Implementació:**

**Crear un MCU amb dos PWM:**

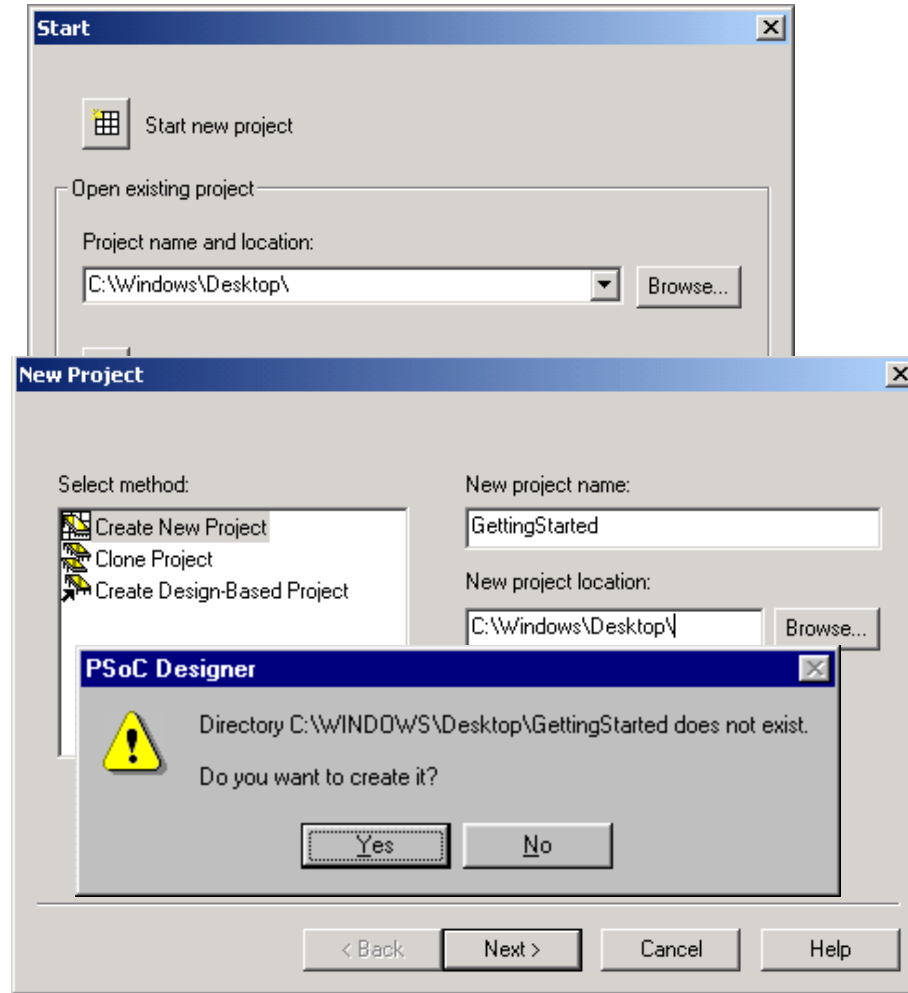
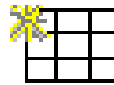
- **Seleccionar dos UM del tipus PWM**
- **Escollir els paràmetres del PWM**
- **Inicialitzar els rellotges globals**
- **Connectar les sortides del PWM als leds**

# El nostre disseny



# Creem el projecte

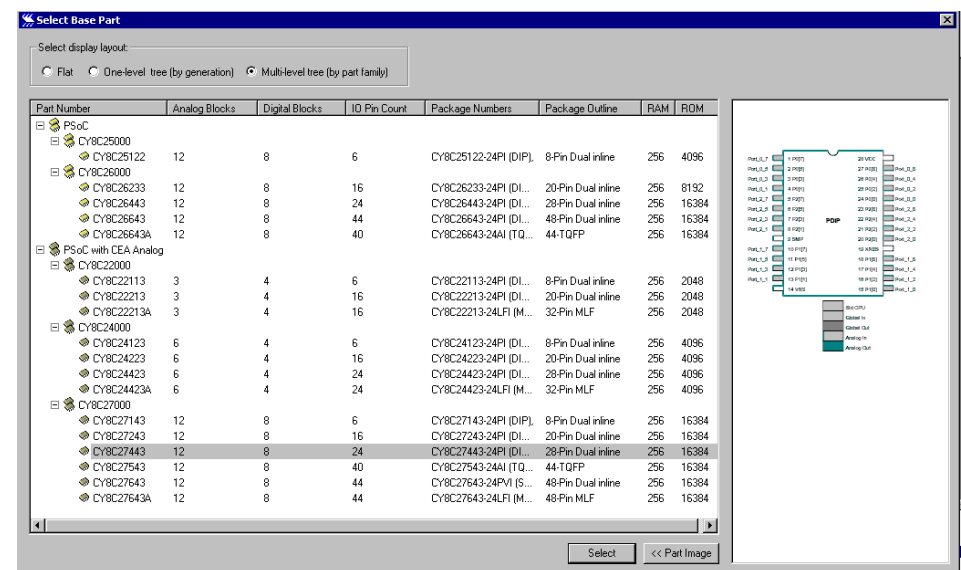
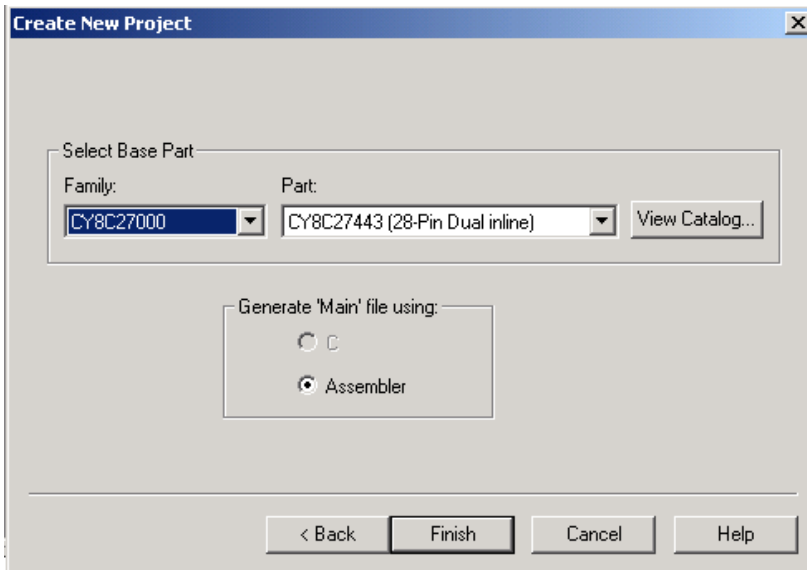
Engeguem el PSoC Designer 4.4  
Cliquem “Start new project”  
Seleccionem “Create New Project”  
Nomenem el projecte



# Seguim amb la creació

## Seleccionem el model

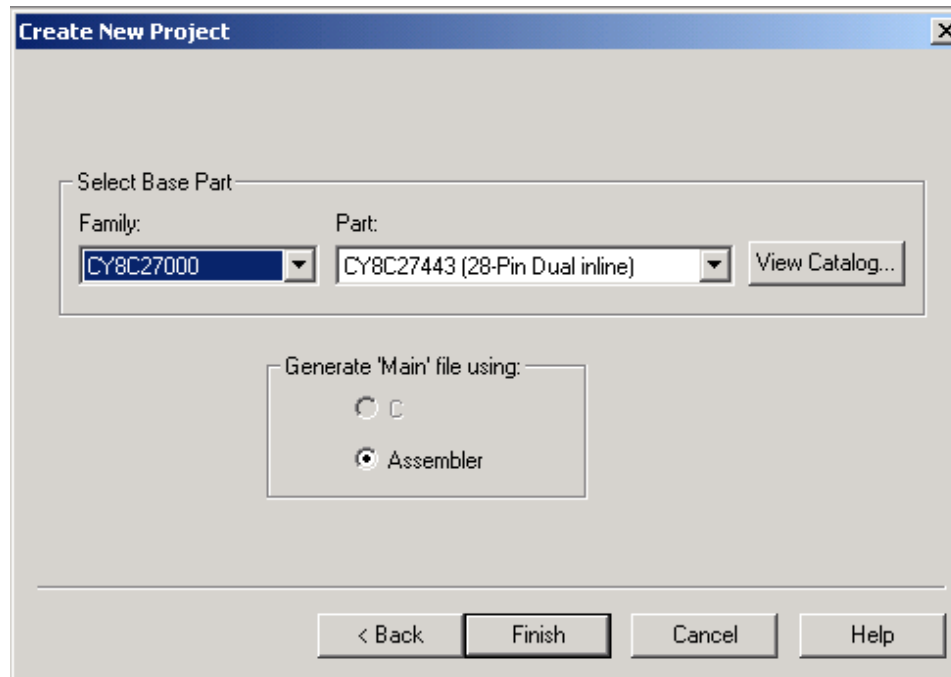
- Farem servir el CY8C29466PXI 28-Pin
- observem el menú desplegable, amb tots el models



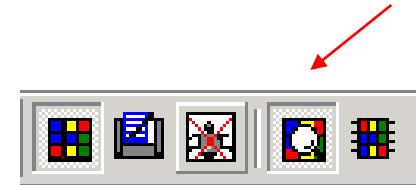
# Finalitzem la creació

## Escollim el llenguatge del projecte

- Possibilitat d'escollir entre C i assembler
- Farem servir assembler



# Seleccionem els mòduls



**Fem servir “Mode of Device Editor”**

- **Podem agafar un model del catàleg.**
- **Observar els recursos que fa servir cada un.**
- **Veure el seu datasheet.**

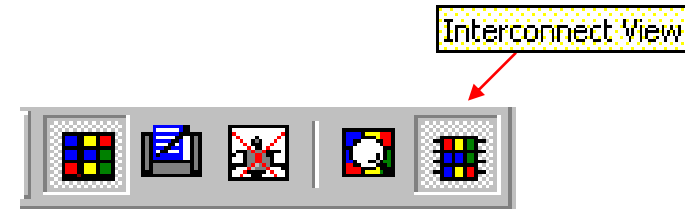
**Seleccionem el mòdul**

**Anem a la pestanya PWM i seleccionem PWM16.**

- **Agafem un altre PWM16.**

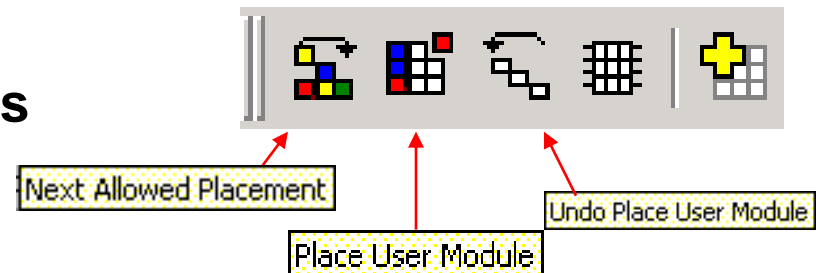


# Ubicació de mòduls

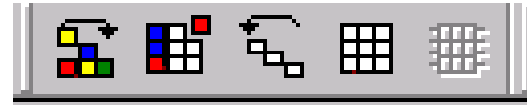


Fem servir "Interconnect View"

- Agafem el UM block actiu.
- Podem moure la UM dins dels llocs disponibles.
- Ubiquem el mòdul.
- Desfem la ubicació.



# Ubicació de mòduls



**Es pot observar que la ubicació de cada mòdul, es restrictiva, i només els podem ubicar on el xip el pot suportar.**

**PSoC Designer no se n'adona dels possibles errors que puguin haver o conflictes d'ubicació.**

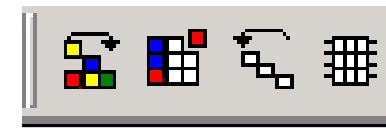
# Finalitzem la ubicació



**Ubiquem els mòduls als següents llocs:**

**PWM16\_1 – Digital Blocks al DBB00/DBB01**

**PWM16\_2 – Digital Blocks al DBB10/DBB11**



**Es recomanable ubicar els PWM al “Basic Digital Blocks” per guardar lloc als “Digital Communication Blocks”.**

# Configuració dels recursos generals

**CPU\_Clock: 12MHz**

**32K\_Select: Internal**

- No fa servir rellotge extern

**PLL\_MODE: Disable**

- PLL només es fa servir quan 32K\_Select es extern (cristall)

**Sleep\_Timer: 512\_Hz. (Per defecte)**

**VC1 = SysClk/N: seleccionem el 16**

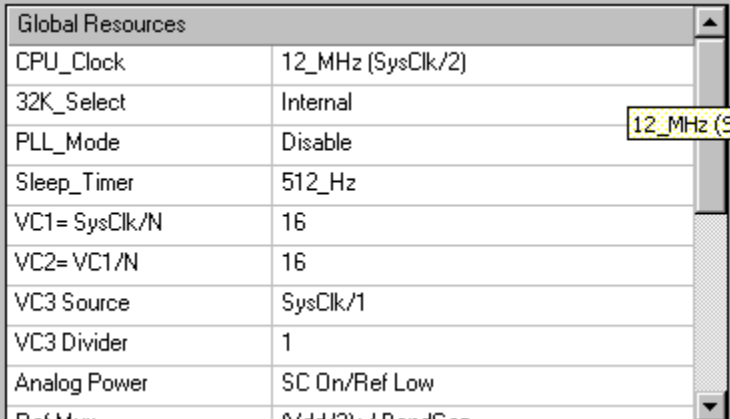
- Això divideix 24MHz per 16 = 1.5MHz

**VC2 = VC1/N: Set to 16**

- Divideix VC1 by 16 (1.5MHz/16=94kHz)

**VC3 Source: SysClk/1**

**VC3 Divider: 1**



Global Resources	
CPU_Clock	12_MHz (SysClk/2)
32K_Select	Internal
PLL_Mode	Disable
Sleep_Timer	512_Hz
VC1= SysClk/N	16
VC2= VC1/N	16
VC3 Source	SysClk/1
VC3 Divider	1
Analog Power	SC On/Ref Low
Ref_Mux	0x44/2) / ReadCap



# Configuració dels recursos generals

## **Analog Power: SC On/Ref Low**

- Es fa servir per a alimentar els blocs analògics depenent del número de funcions que es fan servir. Es poden fer servir modes d'energia superior, però també consumirà més corrent.

**Ref Mux: ( $V_{dd}/2$ )  $\pm$ Bandgap (per defecte)**

**AGndBypass: Disabled**

**Op-Amp Bias: Low (per defecte)**

**A\_Buff\_Power: Low (per defecte)**

- Selecciona el nivell d'energia del buffer analògic de sortida.
- El valor "Low" es adequat per a la majoria de projectes.

**SwitchModePump: OFF**



# Finalitzem la configuració dels recursos generals

**Trip Voltage [LVD (SMP)]: 4.64V (5.0V)**

**Supply Voltage: 5.0V**

**SysClk Source: Internal 24\_MHz**

**SysClk\*2 Disable: Enable**

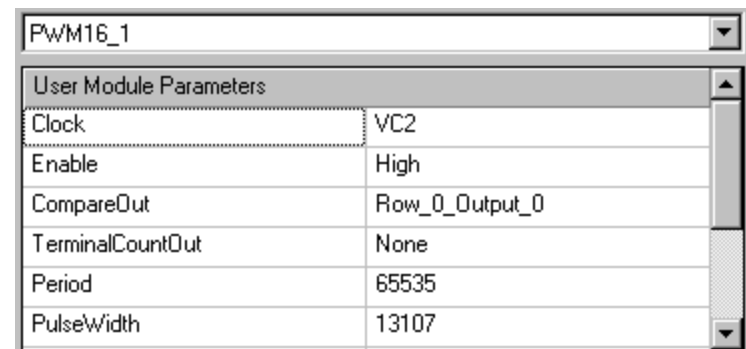
# Configurem els mòduls d'usuari

**PWM16\_1: volem generar un duty cycle del 1/5**



**Podem configurar els mòduls des del GUI, o des de la finestra de parametrització de mòduls. Farem servir la segona opció.**

- Seleccionem el Clock a VC2 (94kHz)
- Seleccionem Enable High per fer funcionar sempre el PWM
- Seleccionem CompareOut a Row\_0\_Output\_0
- Seleccionem TerminalCountOut a None
- Seleccionem Period to 65535 (1.4Hz)
- Seleccionem PulseWidth to 13107
- Compare Type Less Than Or Equal
- Interrupt Type Terminal Count
- ClockSync to Sync a SysClk
- InvertEnable Seleccionem a Normal

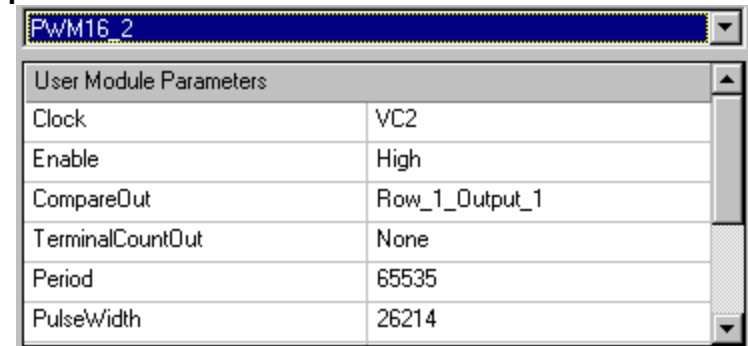


User Module Parameters	
Clock	VC2
Enable	High
CompareOut	Row_0_Output_0
TerminalCountOut	None
Period	65535
PulseWidth	13107

# Configurem els mòduls d'usuari

## PWM16\_2: volem generar un duty cycle del 2/5

- Seleccionem Clock a VC2 (94kHz)
- Seleccionem Enable High per fer funcionar sempre el PWM
- Seleccionem CompareOut a Row\_1\_Output\_1
- Seleccionem TerminalCountOut a None
- Seleccionem Period a 65535 (1.4Hz)
- Seleccionem PulseWidth a 26214
- Compare Type Less Than Or Equal
- Interrupt Type Terminal Count
- ClockSync to Sync a SysClk
- InvertEnable Seleccionem a Normal



The screenshot shows a dialog box titled "User Module Parameters" for the module "Pwm16\_2". The parameters are listed in a table:

User Module Parameters	
Clock	VC2
Enable	High
CompareOut	Row_1_Output_1
TerminalCountOut	None
Period	65535
PulseWidth	26214



# Interconnexió de blocs amb els recursos

**Què podem interconnectar?**

- **Data Inputs**
- **Data Outputs**
- **Clocks**
- **Block-to-block**



**Quan connectes un UM del Psoc amb un pin, realment s'està implementant una connexió físic amb el mateix.**

# Definició del pin-out

Quins s'han de definir?

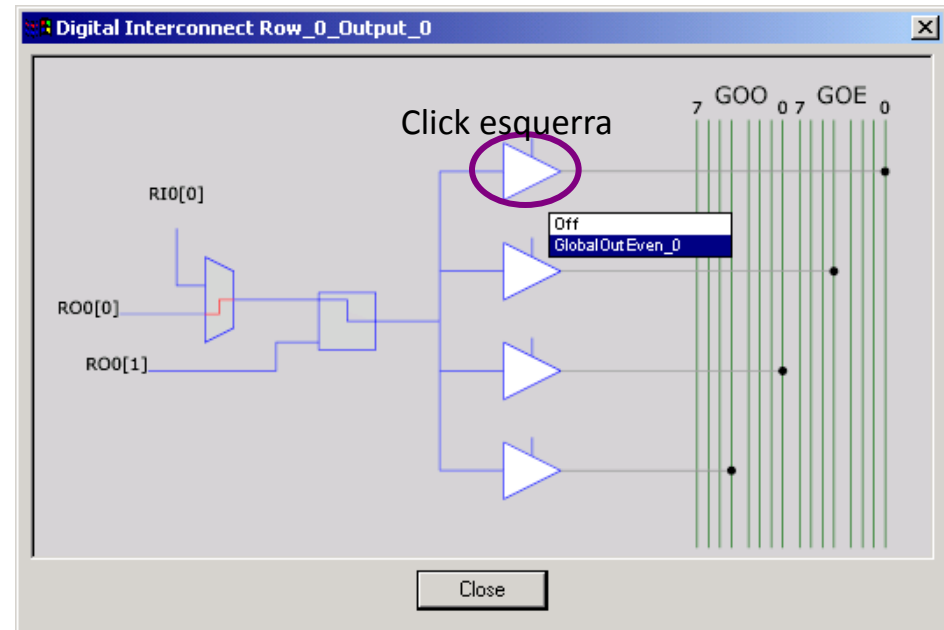
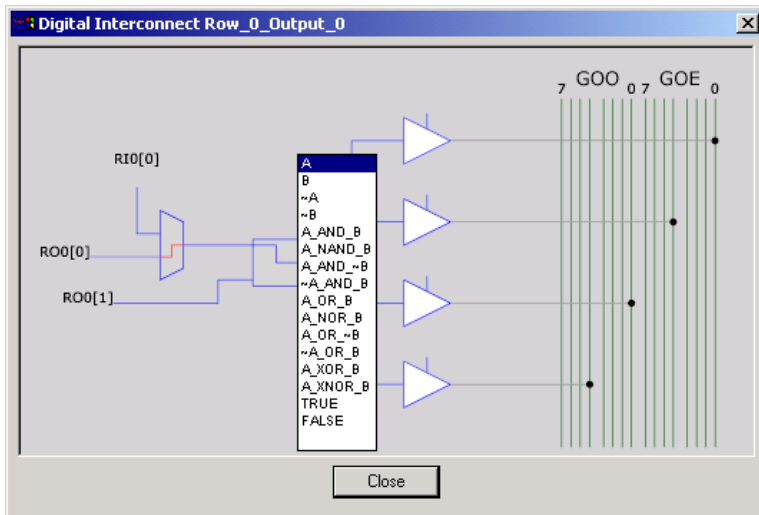
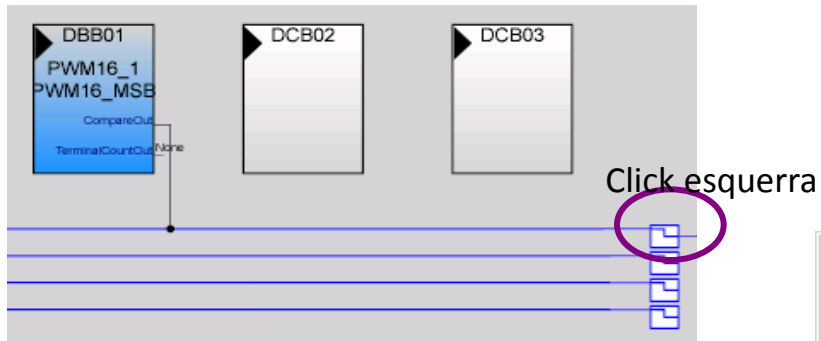
- UM Inputs
- UM Outputs
- General Purpose IO



# Interconnecta els blocs als Recursos

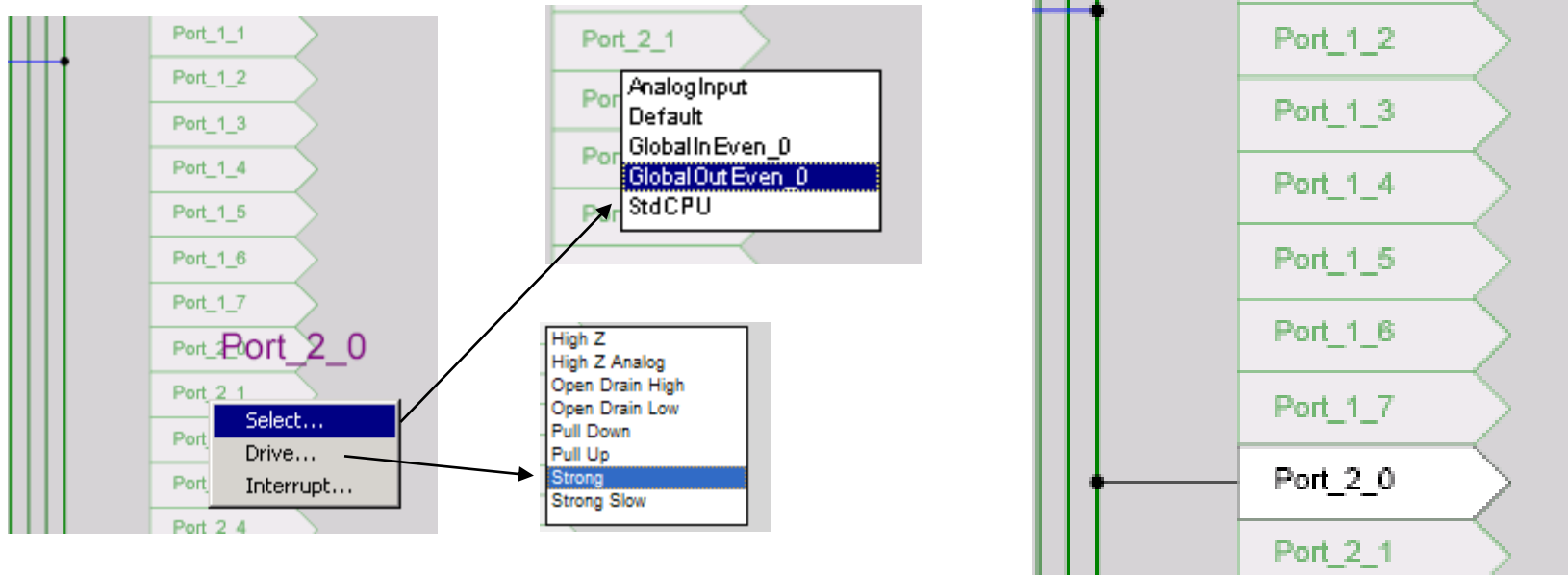
Porta PWM16\_1 al pin 2\_0:

- Connecta la sortida del PWM16\_1 al Row\_0\_Output\_0
- Connecta el Row\_0\_Output\_0 al GlobalOutEven\_0



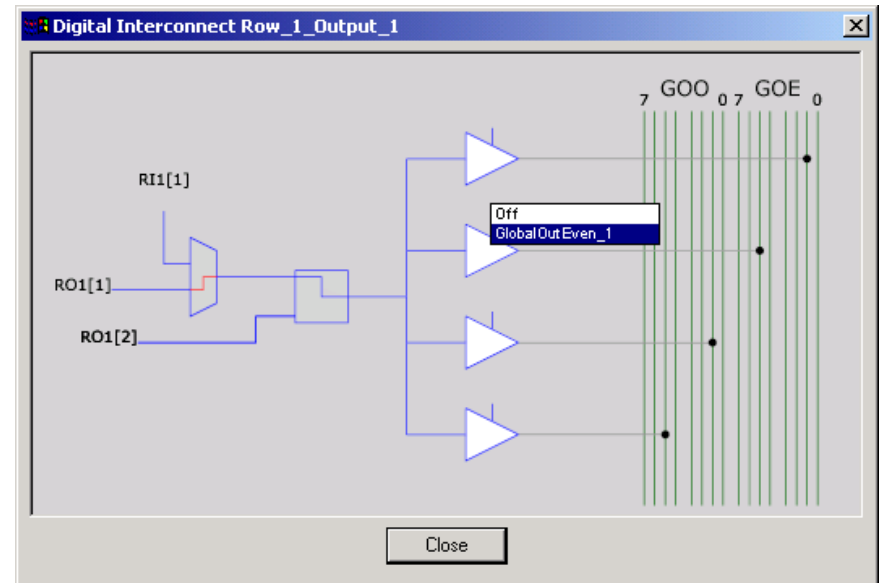
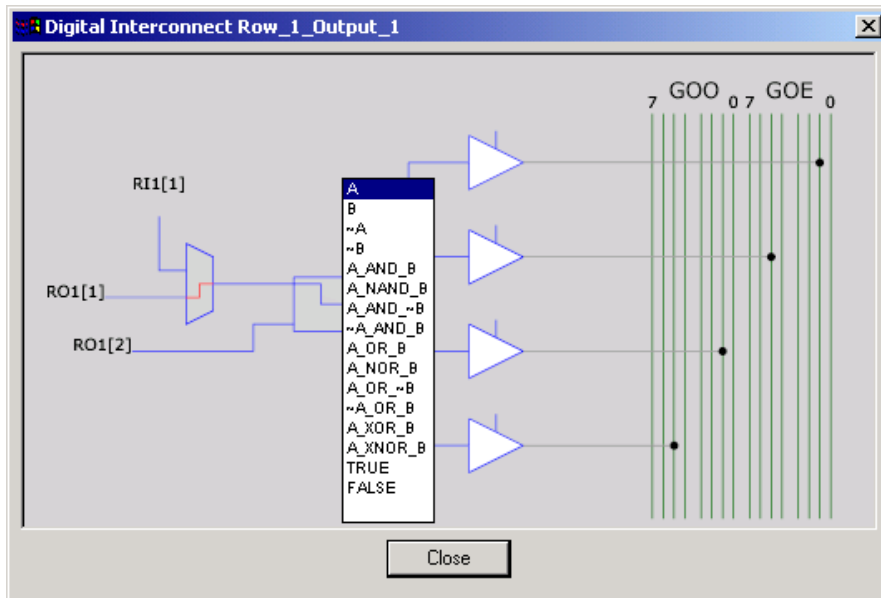
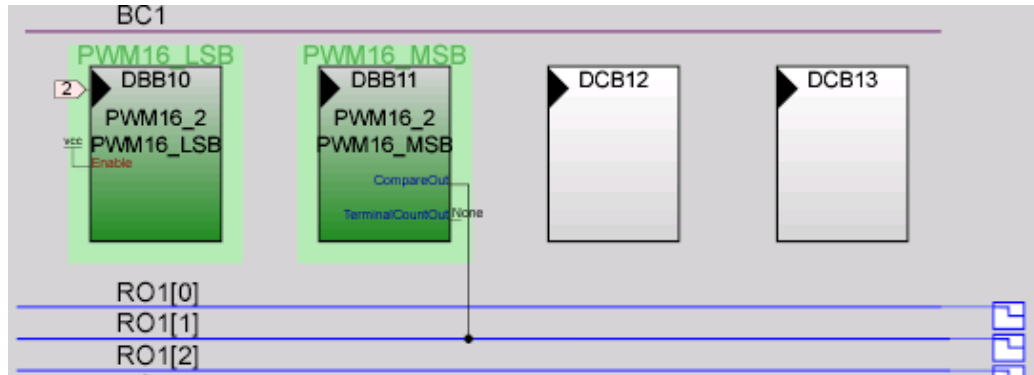
# Interconnecta els blocs als Recursos

Finalitzem la interconnexió fent la unió entre el GlobalOutEven\_0 i el pin 2\_0. Fem que aquest pin estigui a **STRONG (Drive)** que permetrà comandar el LED amb '1' i '0' lògics essent el propi PSoC la font de corrent.

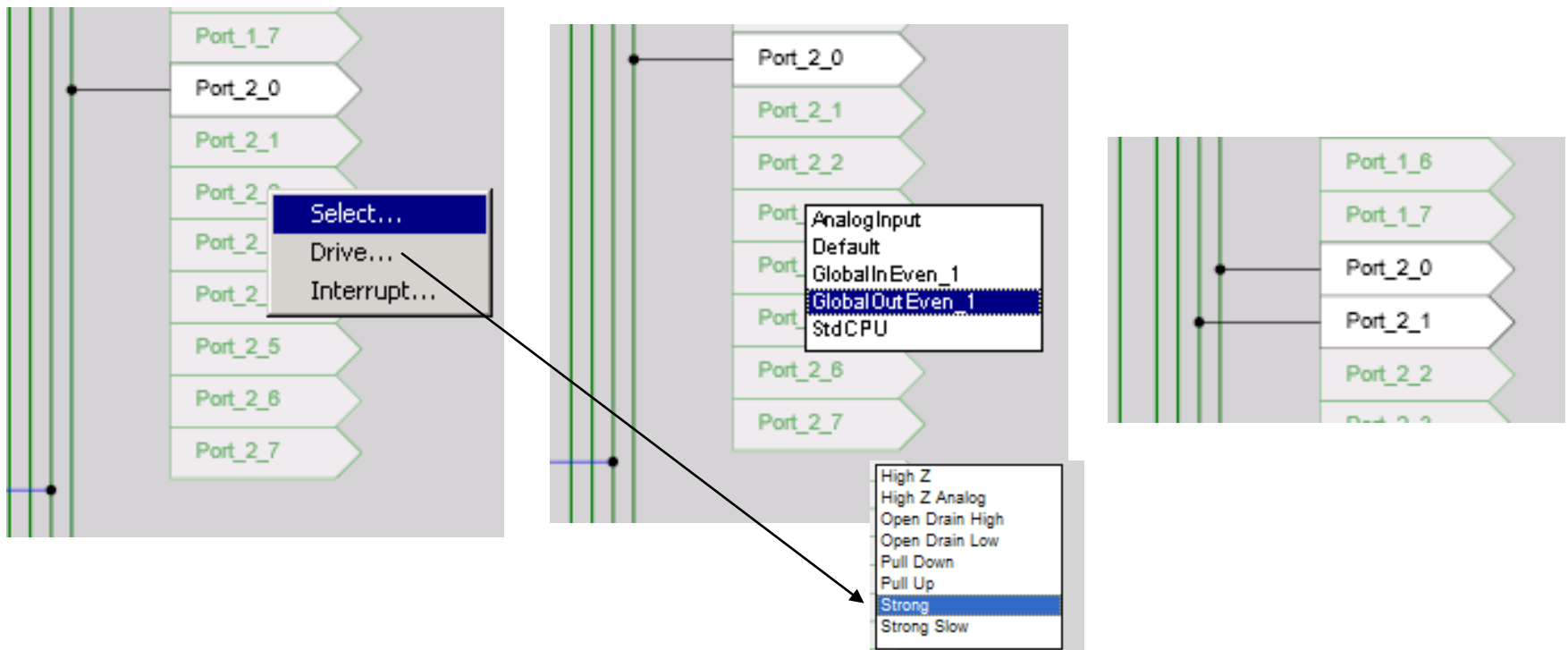


# Interconnecta els blocs als Recursos

Fem el mateix amb la sortida del PWM16\_2 per fer la interconexió al pin 2\_1.

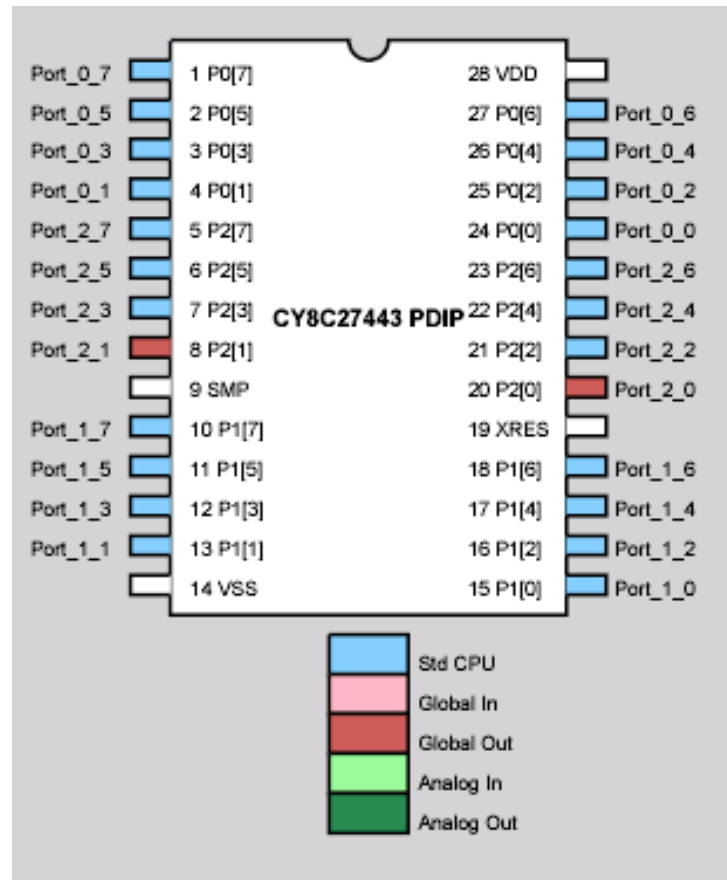


# Interconnecta els blocs als Recursos



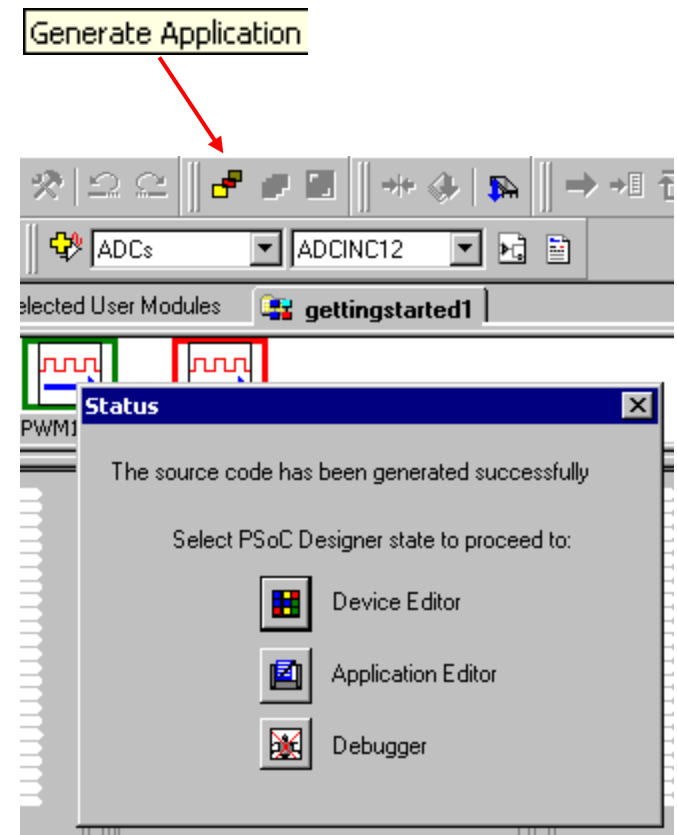
# Interconnecta els blocs als Recursos

## Layout final



# Finalització de la configuració

Guardem el projecte i el compilem per a que em generi les APIS de cada UM. També ens generarà automàticament el datasheet del nostre disseny.





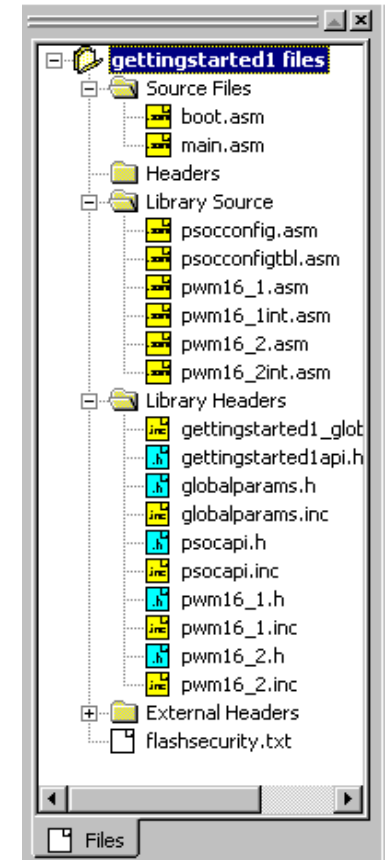
# Generació de l'aplicació

**PSoC Designer genera el soft necessari per a la aplicació hard que ha de controlar.**

**D'aquesta forma, genera les API's que controlen tots el UM que s'han afegit al pas anterior.**

**La finestra "Project File" que es troba a l'esquerra de l'eina mostra:**

- **Les rutines d'interrupció.**
- **Els fitxers capçalera.**
- **Els includes.**



# Fem l'aplicació

**Obrim el fitxer PWM16\_1.c**

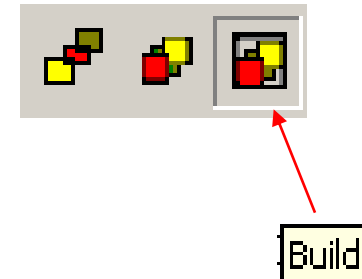
**Seleccionem la línia PWM16\_1\_Start i la peguem al main.c**

**Fem el mateix amb el PWM16\_2.c**

**El codi ha de quedar de la següent forma:**

```
void main() {  
  
    PWM16_1_Start();  
    PWM16_2_Start();  
  
}
```

# Compilació i linkat

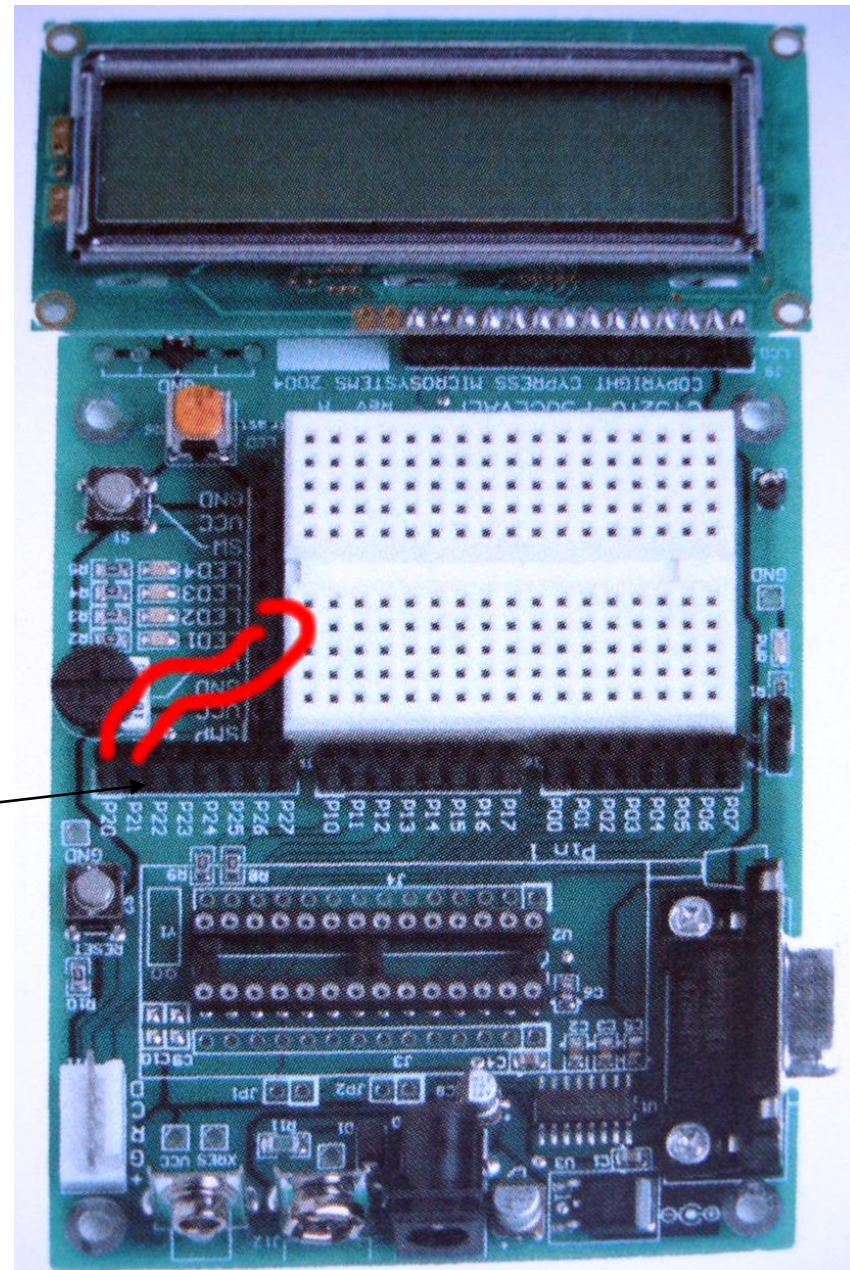


**El següent procediment és fer la compilació i linkament.  
Aquest procés permet de trobar errors als fitxers font i  
possibles incompatibilitats amb el sistema.**



**El pas final permet enviar el fitxer al emulador hard (ICE) o bé enviar el fitxer a la placa de execució (PSoCEval).**

Connectem mitjançant fils els ports P2.0 i P2.1 amb els leds 1 i 2 corresponents, segons indica la transparència 2. Ha de quedar tal i com queda la figura de la dreta.





# Comparació de famílies

	Flash Size	Ram Size	Pins	Analog Blocks	Digital Blocks	Hardware I <sup>2</sup> C	CEA
8C25/26X	16KB	256	8,20,28,48	12	8	N	N
<b>8C29X</b>	<b>32KB</b>	<b>2kB</b>	<b>8,20,28,48,100</b>	<b>12</b>	<b>16</b>	<b>Y</b>	<b>Y</b>
<b>8C27X</b>	<b>16KB</b>	<b>256</b>	<b>8,20,28,48</b>	<b>12</b>	<b>8</b>	<b>Y</b>	<b>Y</b>
<b>8C24X</b>	<b>4KB</b>	<b>256</b>	<b>8,20,28</b>	<b>6</b>	<b>4</b>	<b>Y</b>	<b>Y</b>
<b>8C22X</b>	<b>2KB</b>	<b>256</b>	<b>8,20</b>	<b>3</b>	<b>4</b>	<b>Y</b>	<b>Y</b>



# Família 27X | 29X

**Flexibilitat, Alta Integració SOC, preus competitiu**

Marketing Part No.	Flash (Kbytes)	RAM (Bytes)	SMP	Package	Pins
CY8C29466-24PxI	32	2k	yes	DIP	28
CY8C27143-24PI	16	256	No	DIP	8
CY8C27243-24PVI	16	256	Yes	SSOP	20
CY8C27243-24PVIT	16	256	Yes	SSOP (Tape and Reel)	20
CY8C27243-24SI	16	256	Yes	SOIC	20
CY8C27443-24SI	16	256	Yes	SOIC	24
CY8C27443-24PI	16	256	Yes	DIP	28
CY8C27443-24PVI	16	256	Yes	SSOP	28
CY8C27443-24PVIT	16	256	Yes	SSOP (Tape and Reel)	28
CY8C27543-24AI	16	256	Yes	TQFP	44
CY8C27643-24PVI	16	256	Yes	SSOP	48
CY8C27643-24PVIT	16	256	Yes	SSOP (Tape and Reel)	48